วารสารวิจัยและพัฒนา มจธ. ปีที่ 22 ฉบับที่ 3 กันยายน-ธันวาคม 2542

วงจรส่งผ่านข้อมูลโดยใช้ทรานซิสเตอร์ โครงสร้างแบบ VCMOIS

จิรวัฒน์ ปานกลาง [1] วิสุทธิ์ ฐิติรุ่งเรือง [1] ธรรมศักดิ์ วิมลเกียรติคุณ [2]
และ อำนาจ เจนจิโรจพิพัฒน์ [3]
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ลาดกระบัง กรุงเทพฯ 10520

บทคัดย่อ

ทรานซิสเตอร์โครงสร้างแบบ CMOIS ที่มีช่องทางเดินกระแสที่ผิวแบบธรรมดา และชนิดที่มีช่องทางเดินกระแสรูปวี ได้รับการพัฒนาสร้างเป็นวงจรส่งผ่านข้อมูลแบบสองทาง เพื่อทำการเปรียบเทียบคุณสมบัติทางไฟฟ้าในด้านต่างๆ ของวงจร อาทิเช่น ความเร็วในการส่งสัญญาณ ค่าแรงดันตกคร่อมวงจร ค่าความต้านทานภายในวงจร ค่าความจุไฟฟ้าแฝงในวงจร เป็นต้น จากผลการทดลองที่ได้สามารถสรุปได้ว่า วงจรส่งผ่านข้อมูลทางตรรกแบบสองทางที่สร้างด้วยโครงสร้างทรานซิสเตอร์แบบ CMOIS และโครงสร้างช่องทางเดินกระแสรูปวี มีคุณสมบัติทางไฟฟ้าดีกว่าวงจรที่สร้างโดยใช้โครงสร้างทรานซิสเตอร์แบบเดียวกับที่มีช่องทางเดินกระแสที่ผิวแบบธรรมดา เมื่อกำหนดให้พื้นที่บนแผ่นผลึกซิลิกอนที่ใช้ในการออกแบบรูปทรงทางเรขาคณิตด้านบนเท่ากัน

---

[1] *ผู้ช่วยศาสตราจารย์ ภาควิชาวิศวกรรมอิเล็กทรอนิกส์*

[2] *นักศึกษาระดับบัณฑิตศึกษา ภาควิชาวิศวกรรมไฟฟ้า*

[3] *นักศึกษาทดลองวิจัยระดับบัณฑิตศึกษา ภาควิชาวิศวกรรมไฟฟ้า*

VCMOIS UDQVLWRU6WUXFWXUH' DWD7UDQVP LVVLRQ* DWH

-LUDZDW3DUQNODQJ [1] : LVXWWLWRRQJUXDQJ [1]
7KDP P DVDN9 LP XQNLDWWLNXQ [2] DQ$ P QDUG-HQPWURGSISDW [3]
. LQJ0 RQJNXWV,QVWLWXWHRI 7HFKQRORJ\ / DGNUDEDQJ / DGNUDEDQJ ' LVWULFWDQJNRN

$ EVWUDFW

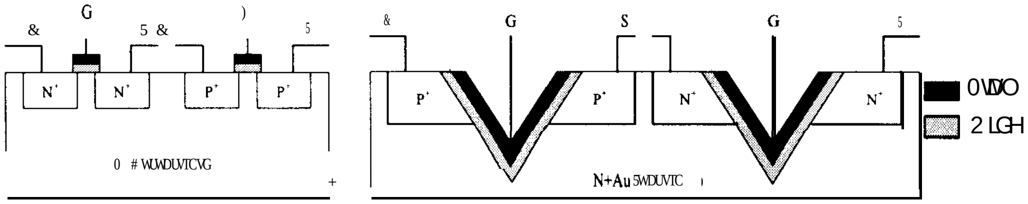
7 KHVWUXFWXUHRI &RP SOHP HQWDU 0 HWDO2[LGH,QWULQVLF 6HP LFRQGXFWRU&0 2,6 7UDQVLVWRU Z HUHGHVLJQHGDQGIDEULFDWHGWREHXVHGDVDWUDQVP LVVLRQJDWHFLUFXLW7 KHHOHFWULFDOFKDUDFWHULVWLFV RI WKHFLUFXLWVXFKDVGDWDGHOD\ WLP HYROWDJHGURS 5 $_{on}$ RI WKHERWKWUDQVLVWRUDQGWKHVWDWLF FDSDFLWDQFHHIIHFWRI WKHERWKVWUXFWXUHVRI WUDQVLVWRUZ HUHFRP SDUHG7 KHH[SHULP HQWDOUHVXOWUHYHDOHG WKDWWKH9 VKDSHFKDQQHOWUDQVLVWRUVWUXFWXUHKDVEHWWHUHOHFWULFDOFKDUDFWHULVWLF WKDQWKHSODQDU FKDQQHOWUDQVLVWRUVWUXFWXUHZ LWKWKHVDP HWRS YLHZ RQWKHPDVNFRQZ DIHU

---

[1] VWXGHQW 2 TQHGLUHQI&GRCTVO GPVQH MEVTQPIE' PI PGGTPI
[2] TCFWCVG5 WWF GPVI&GRCTVO GPVQH MEVIECN PI PGGTPI
[3] HVHDUFK6 WXGHQWHSDUWP HQWRI (OHFWULFDO ' PI KPGGTKPI

บทนำ

ทรานซิสเตอร์โครงสร้างแบบ CMOIS (Complementary Metal Oxide Intrinsic Semiconductor) ที่มีโครงสร้างช่องทางเดินกระแสที่ผิวแบบธรรมดาได้รับการพัฒนากระบวนการสร้างเป็นวงจรรวมขนาดเล็กได้เป็นผลสำเร็จแล้ว แต่จากการดำเนินการสร้างวงจรรวมขนาดเล็กดังกล่าว กลุ่มผู้วิจัย พบปัญหาของทรานซิสเตอร์ที่เกิดขึ้น ซึ่งส่งผลให้คุณสมบัติทางไฟฟ้าในด้านต่างๆ ของทรานซิสเตอร์ไม่เหมาะสมที่จะพัฒนาเป็นวงจรรวมสำหรับสัญญาณเชิงอุปมานมากนัก เนื่องจากค่าความต้านทานในช่องทางเดินกระแส (R_{on}) ที่มีค่าสูงกว่าทรานซิสเตอร์โครงสร้างแบบ CMOS ที่ใช้งานอยู่ทั่วไปในปัจจุบันนี้ทำให้กลุ่มผู้วิจัยพยายามดำเนินการแก้ปัญหาดังกล่าว เพื่อพัฒนาทรานซิสเตอร์โครงสร้างแบบนี้เป็นวงจรรวมสำหรับสัญญาณเชิงอุปมานที่มีคุณสมบัติทางไฟฟ้าที่ดีขึ้น การพัฒนาดังกล่าวกลุ่มผู้วิจัยได้ดำเนินการออกแบบและสร้างทรานซิสเตอร์โครงสร้างแบบ CMOIS นี้ให้มีช่องทางเดินกระแสรูปวี (VCMOIS) ซึ่งจากผลการทดลองเบื้องต้นพบว่า ตัวแปรที่เคยเป็นปัญหาซึ่งได้แก่ ค่าความต้านทานในช่องทางเดินกระแสมีค่าลดลง ดังนั้นทรานซิสเตอร์โครงสร้างแบบ VCMOIS จึงเหมาะสมกว่าที่จะพัฒนาเป็นวงจรรวมเชิงอุปมาน



รูปที่ 1 โครงสร้างภาพตัดขวางของทรานซิสเตอร์โครงสร้างแบบ CMOIS ที่มีช่องทางเดินกระแสที่ผิวแบบธรรมดาและแบบวี

โดยวิธีการทางคณิตศาสตร์ C.T. Sah. [4] ได้สร้างสมการกระแสของทรานซิสเตอร์โครงสร้างแบบ MOS ซึ่งสามารถใช้ได้กับทรานซิสเตอร์โครงสร้างแบบ CMOIS และ VCMOIS ได้เช่นเดียวกันในแต่ละช่วงของการทำงานของทรานซิสเตอร์ คือ

ช่วงที่ 1 ช่วงหยุดนำกระแส (cut off region) มีเงื่อนไขของแรงดัน คือ $V_{gs}-V_t<0$ และมีกระแสไหลผ่านทรานซิสเตอร์ คือ

$$I_{ds}=0 \tag{1}$$

ช่วงที่ 2 ช่วงการทำงานเชิงเส้น (linear region) มีเงื่อนไขของแรงดัน คือ $V_{gs}-V_t>V_{ds}>0$ และมีกระแสไหลผ่านทรานซิสเตอร์ คือ

$$I_{ds}=\beta[(V_{gs}-V_t)V_{ds}-V_{ds}^2/2] \tag{2}$$

โดยมีค่าความต้านทานในช่องทางเดินกระแส คือ

$$[\frac{\partial_{ds} I}{\partial V_{ds}}]^{-1} = [\beta(V_{gs} - V_t) - V_{ds}]^{-1} \quad (3)$$

ช่วงที่ 3 ช่วงการทำงานอิ่มตัว (saturate region) มีเงื่อนไขของแรงดัน คือ $V_{ds} > V_{gs} - V_t > 0$ และมีกระแสที่ไหลผ่านทรานซิสเตอร์ คือ

$$I_{ds} = \beta / 2(V_{gs} - V_t) + V_{ds}\lambda \quad (4)$$

โดยมีค่าความต้านทานในช่องทางเดินกระแส คือ

$$[[\frac{\partial_{ds}}{\partial V_{ds}}]^{-1} = [\frac{\beta}{2}(V_{gs} - V_t) + \lambda]^{-1} \quad (5)$$

เมื่อ $\beta = \frac{\mu\varepsilon}{T_{ox}}\left[\frac{W}{\quad}\right]$

โดยที่ μ &DUULHU0 RELOLW

ε ' LHOHFWULF& RQVWDQWสำหรับ * DWH2 [LGH

T_{ox} * DWH2 [LGH7 KLFNQHVV

. &KDQQHO/ HQJ WK

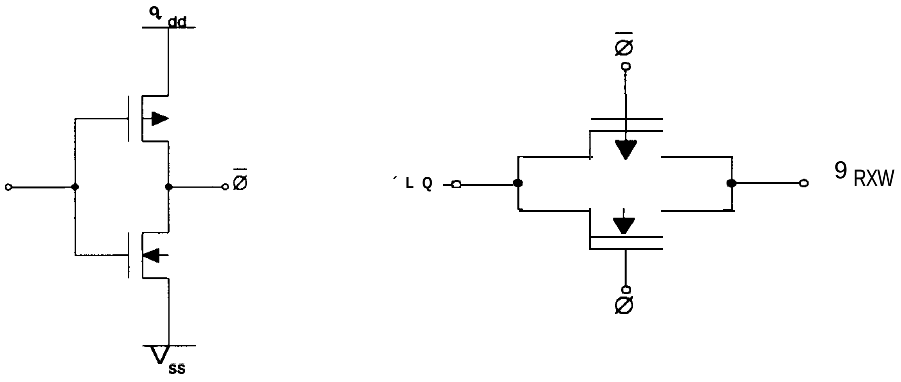
V_t 7KUHVKROG9 ROWDJ H

Z &KDQQHO LGWK

จากสมการที่ (3) และสมการที่ (5) พบว่า ค่าความต้านทานในช่องทางเดินกระแสของทรานซิสเตอร์ในช่วงต่างๆ สามารถควบคุมได้จากตัวแปรหลายตัวแปร คือ W, L, และ T_{ox} เป็นต้น เพื่อให้ได้ค่า R_{on} ตามที่ผู้ออกแบบต้องการ

แนวความคิดในการพัฒนา

จากคุณสมบัติทางไฟฟ้าของทรานซิสเตอร์โครงสร้างแบบ MOIS ที่สามารถใช้ค่าของแรงดันที่ขั้วเกทควบคุมกระแสที่ไหลผ่านระหว่างขั้วเดรนและซอสได้นั้น ทำให้ทรานซิสเตอร์ชนิดนี้เหมาะสมที่จะพัฒนาเป็นสวิทช์อิเล็กทรอนิกส์ควบคุมด้วยแรงดัน โดยใช้ศักดาที่ขั้วเกทควบคุมกระแสระหว่างเดรนกับซอส ซึ่งจะใช้เป็นเส้นทางเดินของสัญญาณที่ต้องการ โดยวงจรที่ออกแบบในผลงานฉบับนี้เป็นไปดังรูปที่ 2



(ก) วงจรขับสัญญาณควบคุม (ข) วงจรส่งผ่านสัญญาณ

รูปที่ 2 วงจร Transmission Gate ที่ออกแบบและสร้างขึ้น

จากวงจรส่งผ่านสัญญาณ รูปที่ 2 (ข) สามารถหาแรงดันตกคร่อม ทรานซิสเตอร์ทั้ง 2 คือ

$$V_{DSN} = V_{SDP} = (V_{DD} - V_{out}) \tag{6}$$

โดยมีค่าความต้านทาน คือ

$$R_{eq} \quad \frac{(V_{DD} - V_{out})}{{}'_{DN}} \tag{7}$$

โดยในแต่ละทรานซิสเตอร์ มีค่าความต้านทาน คือ

$$R_{n} \quad \frac{(V_{DD} - V_{out})}{I_{D}}$$

$$R_{p} \quad \frac{(V_{DD} - V_{out})}{I_{S}} \tag{8}$$

ดังนั้นสามารถหาความต้านทานตกคร่อมวงจร คือ

$$R_{eq} = \frac{R_N R_p}{R_N + R_P} \tag{9}$$

เมื่อทรานซิสเตอร์ชนิดพี มีเงื่อนไขของแรงดันอยู่ในช่วงการทำงานไม่อิ่มตัว คือ

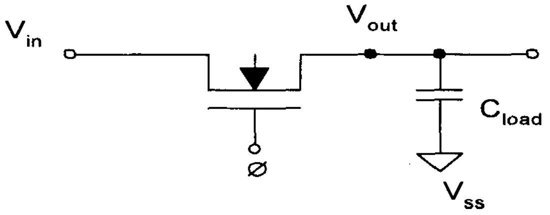
$$R_{p} \quad \frac{2}{\beta_p [2(V_{DD} - V_T |) - (V_{DD} - V_{out})]} \tag{10}$$

เมื่อทรานซิสเตอร์ชนิดเอ็น อยู่ในช่วงการทำงานอิ่มตัว คือ

$$R_{N} \quad \frac{2(V_{DD} - V_{out})}{\beta_p (V_{DD} - |V_T|)^2} \tag{11}$$

สมการที่ (10) และ (11) จะทำให้วงจรส่งผ่านสัญญาณ สามารถทำให้เกิดสัญญาณ ดังรูปที่ 5 จากวงจรดังกล่าวสามารถสร้างวงจรส่งผ่านข้อมูล โดยใช้ทรานซิสเตอร์แบบมอยซ์ชนิดเอ็น และชนิดพีที่มาต่อขนานกัน และต่อสัญญาณควบคุม $\varnothing$ และ $\overline{\varnothing}$ เข้าที่สวิทซ์แบบเอ็นและสวิทซ์แบบพี ตามลำดับ ซึ่งการทำงานของวงจรสามารถพิจารณาได้ดังต่อไปนี้คือ

กรณีสวิทซ์ชนิดเอ็น (NMOIS Switch)



รูปที่ 3 การใช้ทรานซิสเตอร์ชนิดเอ็นเป็นสวิทซ์

เมื่อสัญญาณควบคุม $\varnothing$ มีค่าเป็น 0 หรือ V_{ss} หรือมีค่าเป็น 1 หรือ V_{dd} ปลายด้านหนึ่งต่อสัญญาณ V_{in} และอีกด้านหนึ่งต่อกับตัวเก็บประจุของโหลดภาระ (C_{load}) เข้ากับ V_{ss} (โปรดสังเกตว่าขาต่างๆ ของทรานซิสเตอร์จะไม่ถูกระบุเนื่องจากการสวิทซ์ทรานซิสเตอร์โครงสร้างแบบ CMOIS ซึ่งทำการสร้างทรานซิสเตอร์ชนิดเอ็น (NMOIS) และชนิดพี (PMOIS) ร่วมกันบนแผ่นผลึกเดียวกัน ทำให้ไม่สามารถเชื่อมต่อขาซอสของทรานซิสเตอร์ชนิดใดกับฐานรองได้) ดังแสดงในรูปที่ 1 ทำให้การพิจารณาตำแหน่งของขาทรานซิสเตอร์จะขึ้นกับสภาวการณ์จ่ายแรงดันเท่านั้น และหากพิจารณาให้ทรานซิสเตอร์ที่ออกแบบมีความสมมาตรกันของขั้วทั้งสองของทรานซิสเตอร์ ทำให้ขั้วเดรนและซอสสามารถสลับกันได้

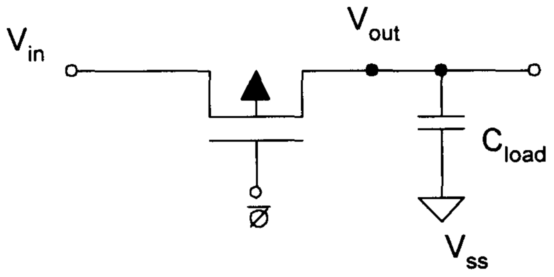
พิจารณาช่วงแรกกำหนดให้ C_{load} ไม่มีประจุใดๆ อยู่ ดังนั้นค่าแรงดันขาออกจะมีค่า V_{out} = 0V และเมื่อให้ค่าแรงดัน $\varnothing$ = 0 ไม่ว่า V_{in} จะมีค่าเป็น 0 หรือ 1 แรงดันดังกล่าวจะไม่สามารถทำให้ทรานซิสเตอร์ชนิดเอ็นสามารถนำกระแสได้ในสภาวะเช่นนี้ แสดงความหมายว่าสวิทซ์จะเปิดวงจร และเมื่อให้ค่าแรงดันแก่ $\varnothing$ มีค่าเป็น 1 (หรือ V_{dd}) และค่า V_{in} = 1 (หรือ V_{dd}) ศักดาที่ขั้วเกทจะมีค่าสูงกว่าศักดาที่ V_{out} ตอนนี้ด้าน V_{out} จะเสมือนเป็นขาซอสของทรานซิสเตอร์เกิดเงื่อนไขแรงดัน V_{gs} - V_t > 0 ทรานซิสเตอร์ชนิดเอ็นดังกล่าวจะเกิดการนำกระแส หมายความว่าสวิทซ์จะปิดวงจร กระแสจะไหลจาก V_{in} ไปสู่ V_{out} เพื่อประจุ C_{load} จนกระทั่งแรงดัน V_{out} = V_{dd} - V_{in} สวิทซ์จะเปิดวงจรอีกครั้ง ช่วงเวลาในการประจุ C_{load} จะมีค่าเร็วหรือช้าจะขึ้นอยู่กับความต้านทานในช่องทางเดินกระแสของทรานซิสเตอร์ ถ้าความต้านทานมีค่าน้อยช่วงเวลาดังกล่าวจะมีค่าน้อยด้วยส่งผลให้การส่งผ่านข้อมูลเป็นไปอย่างรวดเร็ว และเมื่อศักดา $\varnothing$ = 1 และ V_{in} = 0V ศักดาที่ขั้วเกทจะสูงกว่า V_{in} ดังนั้นศักดาดังกล่าวจะส่งผลให้ V_{in} เหมือนเป็นขาซอสเกิดเงื่อนไขแรงดัน V_{gs} - V_t > 0 ทรานซิสเตอร์ชนิดเอ็นจะปิดวงจรทำให้ตัวเก็บประจุ C_{load} คายประจุกระแสไหลจาก V_{out} ไปยัง V_{in} จนกระทั่ง V_{out} = 0V หรือกล่าวโดยสรุป คือ สวิทซ์ทรานซิสเตอร์ชนิดเอ็นจะทำงานเมื่อ $\varnothing \neq 1$ ถ้า

V_{in} = 1   ค่าแรงดันขาออก $V_{out} = V_{dd}$ หรือ V_{out} เกิดการเปลี่ยนแปลง

V_{in} = 0   ค่าแรงดันขาออก = 0 หรือ V_{out} คงเดิม

สามารถกล่าวได้ว่า สวิทช์ชนิดเอ็นเป็นสวิทช์ที่เหมาะสมสำหรับการผ่านสัญญาณ 0 เพราะมีความเร็วในการส่งสัญญาณดีกว่าในกรณีที่ C_{load} ไม่มีประจุอยู่เลย และค่าแรงดันขาออกเป็น 0 อย่างแท้จริง

กรณีสวิทช์ชนิดพี (PMOIS Switch)



รูปที่ 4 การใช้ทรานซิสเตอร์ชนิดพีเป็นสวิทช์

พิจารณาช่วงแรกให้ C_{load} ไม่มีประจุใดๆ ดังนั้น V_{out} = 0V และเมื่อให้ Ø = 1 ไม่ว่า V_{in} = 1 หรือ 0 สวิทช์ชนิดพีจะยังคงเปิดวงจรอยู่ และเมื่อให้ Ø = 0 ในกรณีที่ V_{in} = 1 ขาทางด้าน V_{in} จะเสมือนเป็นขาซอสทำให้เกิดเงื่อนไขแรงดัน $V_{gs} - V_{tp} > 0$ ทำให้สวิทช์ชนิดพีเกิดปิดวงจรกระแสจะไหลจาก V_{in} ไปประจุ C_{load} โดยผ่านความต้านทานในช่องทางเดินกระแสเข้าประจุจนกระทั่ง $V_{out} = V_{dd}$ และเมื่อ Ø = 0 และมีประจุอยู่ใน C_{load} เต็มแต่ V_{in} เป็น 0V ตอนนี้ขาด้าน V_{out} จะเหมือนเป็นขาซอส ดังนั้นเกิดเงื่อนไขแรงดัน สวิทช์ชนิดพีจะปิดวงจรเช่นเดียวกันกระแสจะไหลจาก V_{out} ไปยัง V_{in} จนกระทั่งแรงดัน V_{out} = lV สวิทช์ชนิดนี้จึงจะเปิดวงจรหรือกล่าวโดยสรุปคือ สวิทช์ทรานซิสเตอร์ชนิดพีจะทำงานเมื่อ Ø = 0 ถ้า

V_{in} = 1   ค่าแรงดันขาออก $V_{out} = V_{dd}$ หรือ V_{out} คงเดิม

V_{in} = 0   ค่าแรงดันขาออก $V_{out} = |V_{tp}|$ หรือ V_{out} เกิดการเปลี่ยนแปลง

สามารถกล่าวได้ว่า สวิทช์ชนิดพีเหมาะสมสำหรับผ่านสัญญาณ 1 เนื่องจากค่าแรงดันขาออกที่ได้จะมีค่าเต็ม V_{dd} อย่างแท้จริง

ดังนั้นในการนำสวิทช์ชนิด PMOIS มาต่อขนานกับสวิทช์ชนิด NMOIS จึงเป็นการนำข้อดีของสวิทช์ทั้งสองมาใช้งานร่วมกัน กล่าวคือ ให้สวิทช์ NMOIS ผ่านสัญญาณ 0 และให้สวิทช์ PMOIS ผ่านสัญญาณ 1 โดยมีคุณสมบัติรวม ดังนี้

เมื่อสัญญาณควบคุม $\varnothing = 0$

102 2))

302 2))

- V_{in} ;KJK IP SHGDQFH
- $V_{in} =$;KJK IP SHGDQFH

เมื่อสัญญาณควบคุม $\varnothing$ 1

102 21

302 21

$V_{in} = 0$; $V_{out} = 0$

- $V_{in} =$ 🗁 🖃 $V_{out} =$ 🗁

การออกแบบและการสร้าง

การออกแบบวงจรส่งผ่านสัญญาณที่กล่าวมาทั้งหมดจะทำการแยกส่วนของวงจรออกเป็น 2 ส่วน คือส่วนวงจรสวิทช์ชนิดเอ็นและพี กับส่วนวงจรขับสัญญาณเปิดขั้วเกทของสวิทช์เอ็นและสวิทช์พี ดังรูปที่ 2

พิจารณาส่วนวงจรส่งผ่านสัญญาณจะพบว่า ทรานซิสเตอร์ที่ทำหน้าที่สวิทช์ชนิดเอ็น และสวิทช์พีเมื่อทำการส่งผ่านสัญญาณ 0 หรือ สัญญาณ 1 จะทำงานในช่วงเชิงเส้น และค่าความเร็วในการประจุตัวเก็บประจุที่แฝงอยู่ที่จุดแรงดันขาออกของวงจร จะขึ้นอยู่กับปริมาณของกระแสที่ไหลผ่านทรานซิสเตอร์ที่ทำหน้าที่เป็นสวิทช์ ดังนั้นหากต้องการให้ค่าเวลาดังกล่าวมีค่าน้อย จำเป็นต้องออกแบบทรานซิสเตอร์ให้สามารถจ่ายกระแสได้มาก และเมื่อพิจารณาสมการกระแสที่ไหลผ่านทรานซิสเตอร์ดังสมการที่ (2) แล้วพบว่าหากต้องการให้กระแสไหลผ่านทรานซิสเตอร์ได้มีค่ามาก จำเป็นต้องทำการออกแบบให้ทรานซิสเตอร์มีค่าอัตราส่วนความกว้างต่อความยาวของช่องทางเดินกระแสมีค่ามากด้วยเช่นกัน ดังนั้นในการออกแบบรูปทรงทางเรขาคณิตของทรานซิสเตอร์ที่ประกอบเป็นสวิทช์ชนิดเอ็นและสวิทช์ชนิดพี ซึ่งมีโครงสร้างช่องทางเดินกระแสรูปวีและช่องทางเดินกระแสที่ผิวแบบธรรมดานั้น จะทำการออกแบบให้ค่าอัตราส่วนดังกล่าวมีค่า 3, 4, 5 และ 4, 5, 6 ตามลำดับ

พิจารณาส่วนของวงจรขับสัญญาณควบคุมขั้วเกทของสวิทช์ชนิดเอ็นและสวิทช์ชนิดพี ในกรณีของสวิทช์ชนิดเอ็นจะใช้สัญญาณควบคุมจากผู้ใช้งานวงจรต่อเข้ากับขั้วเกทของทรานซิสเตอร์ชนิดเอ็นที่ทำหน้าที่เป็นสวิทช์โดยตรง ส่วนสัญญาณ $\overline{\varnothing}$ ที่ต่อเข้ากับขั้วเกทของสวิทช์ชนิดพี นั้นจะนำสัญญาณ $\varnothing$ บวกกับเฟสของสัญญาณ ด้วยวงจรอินเวอร์เตอร์ทางตรรก 1 วงจร ดังนั้นความเร็วของสัญญาณ $\varnothing$ จะเร็วกว่าสัญญาณ $\overline{\varnothing}$ เท่ากับค่าเวลาหน่วง (t_{pd}) ของวงจรอินเวอร์เตอร์ที่สร้างขึ้น ซึ่งเวลาหน่วงดังกล่าวมีค่าดังสมการที่ (12)

$$t_{pd} = \frac{t_{phl} \quad t_{plh}}{2} \qquad (12)$$

โดยที่ t_{phl} คือ ค่าเวลาการเปลี่ยนสถานะจากสูงไปสู่สถานะต่ำของวงจรอินเวอร์เตอร์
t_{plh} คือ ค่าเวลาการเปลี่ยนสถานะจากต่ำไปสู่สถานะสูงของวงจรอินเวอร์เตอร์

ซึ่งวงจรอินเวอร์เตอร์ที่มีค่าเวลาหน่วงน้อยจำเป็นต้องออกแบบให้ค่าทรานคอนดัคแดนท์ของทรานซิสเตอร์ที่ประกอบเป็นวงจรอินเวอร์เตอร์มีค่ามาก

ดังนั้นในการออกแบบวงจรส่งผ่านสัญญาณทางตรรกในผลงานฉบับนี้จะกำหนดให้ขนาดของทรานซิสเตอร์ชนิดเอ็นและทรานซิสเตอร์ชนิดพี ซึ่งประกอบเป็นวงจรอินเวอร์เตอร์เพื่อขับสัญญาณ $\overline{\varnothing}$ มีขนาดเท่ากับทรานซิสเตอร์ชนิดเอ็นและทรานซิสเตอร์ชนิดพี ซึ่งทำหน้าที่เป็นสวิทช์ของวงจรส่งผ่านสัญญาณทางตรรกการสร้างวงจรดังกล่าวโดยใช้ทรานซิสเตอร์โครงสร้างแบบ CMOIS ใช้กระบวนการสร้างที่ทำสำเร็จแล้ว [4]

การทดลองและผลการศึกษา

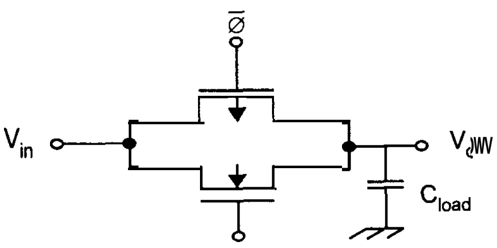
นำวงจรที่สร้างเสร็จแล้วไปทดสอบคุณสมบัติทางไฟฟ้าในด้านต่างๆ คือ

ก) คุณสมบัติทางไฟตรง (DC Electrical Characteristics)

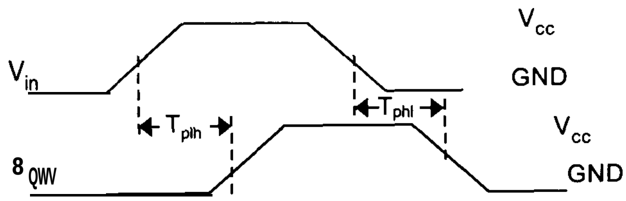
1. V_H คือ ค่าแรงดันขาเข้าที่สถานะสูงที่ต่ำสุดที่วงจรรับรู้ได้
2. V_{IL} คือ ค่าแรงดันขาเข้าที่สถานะต่ำที่สูงที่สุดที่วงจรรับรู้ได้
3. I_{IN} คือ ค่ากระแสขาเข้าที่ขั้วเกท
4. I_{CC} คือ ค่ากระแสเดินเบาของวงจรขณะไม่มีวงจรขาเข้า
5. R_{ON} คือ ค่าความต้านทานในภาวะนำกระแสที่สูงที่สุด
6. I_{OFF} คือ ค่ากระแสที่รั่วไหลเข้ามาที่จุดแรงดันขาเข้าที่จุดแรงดันขาเข้าขณะที่สวิทช์อยู่ในภาวะเปิดวงจร
7. I_{ON} คือ ค่ากระแสที่รั่วไหลเข้ามาที่จุดแรงดันขาเข้าขณะที่สวิทช์อยู่ในภาวะปิดวงจร

ข) คุณสมบัติทางไฟสลับ (AC Electrical Characteristics) จะทำการทดสอบคุณสมบัติทางเวลาของวงจรดังต่อไปนี้ คือ

1. t_{phl} และ t_{plh} ทำการทดสอบค่าเวลาหน่วงของวงจรทดสอบดังรูปที่ 5



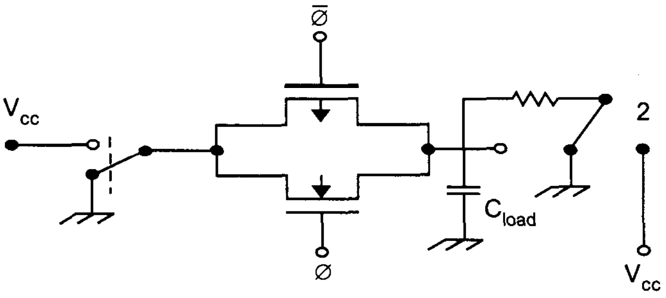
(ก) วงจรทดสอบ



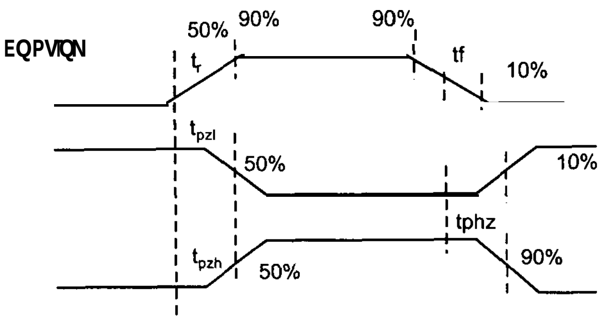
(ข) ลักษณะสัญญาณขาออก

รูปที่ 5 วงจรทดสอบและลักษณะสัญญาณขาออกของการทดสอบ t_{phl} และ t_{plh}

2. t_{plz}, t_{phz}, t_{pzl} และ t_{pzh} คือ ค่าการทดสอบเวลาหน่วงโดยทำการควบคุมขาสัญญาณควบคุม $\varnothing$ และ $\overline{\varnothing}$ ตามปรกติ และทำการป้อนสัญญาณเข้าเป็นสัญญาณนาพิกาพร้อมทั้งทำการต่อแรงดันไฟเลี้ยงที่จุดแรงดันขาออก ดังรูปที่ 6



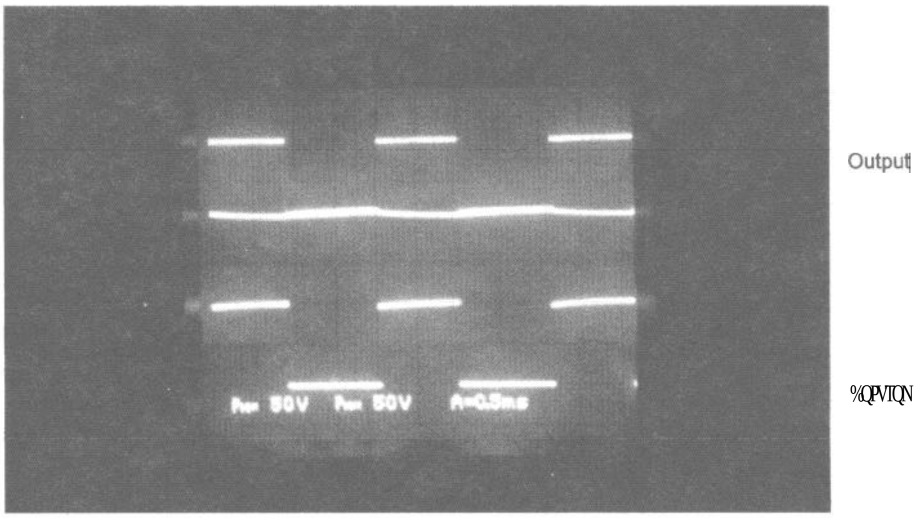
(ก) วงจรทดสอบ



(ข) ลักษณะสัญญาณขาออก

รูปที่ 6 วงจรทดสอบและลักษณะสัญญาณขาออกของการทดสอบ t_{plz}, t_{phz}, t_{pzl} และ t_{pzh}

BW (Band Width) คือ การทดสอบช่วงความถี่ที่สามารถใช้งานได้ของวงจร และการทดสอบแสดงได้ดังรูปที่ 7 ตารางที่ 1 และตารางที่ 2



รูปที่ 7 ลักษณะการส่งสัญญาณของวงจร (ขณะ V_{in} เป็นสัญญาณนาฬิกา)

ตารางที่ 1 คุณสมบัติทางไฟตรงของวงจรส่งผ่านสัญญาณ

ตัวแปร	แรงดันไฟเลี้ยง	ผลการทดสอบ						หน่วย
		VI	PLA1	8	PLA2	8	2.#	
V_{TH}								81.6
								81.6
V_{IL}								81.6
								81.6
I_{IN}								µA
I_{CC}								µA
								µA
R_{ON}								-1*/
								-1*/
I_{OFF}								µA
I_{ON}								µA

ตารางที่ 2 คุณสมบัติทางไฟสลับของวงจรส่งผ่านสัญญาณ

ตัวแปร	แรงดันไฟเลี้ยง	ผลการทดสอบ						หน่วย
		วงจรที่		วงจรที่		วงจรที่		
		3 / $ Y 1	1	PLA	9	PLA	9	
W plh								µs µs
W phl								µs µs
t plz								µs µs
t phz								µs µs
7 pzl								µs µs
W phz								µs µs
% :								. +] . +]

หมายเหตุ วงจรที่ อัตราส่วน : /ของ 102,6 302,6
วงจรที่ อัตราส่วน : /ของ 102,6 302,6
วงจรที่ อัตราส่วน : /ของ 102,6 302,6

สรุปผลการศึกษา

วงจรส่งผ่านสัญญาณโดยใช้ทรานซิสเตอร์โครงสร้างแบบ CMOS ที่มีช่องทางเดินกระแสแบบธรรมดาที่ผิวและแบบที่มีช่องทางเดินกระแสรูปตัววี (ซึ่งเป็นโครงสร้างที่ประสบความสำเร็จภายหลัง) เมื่อพิจารณาคุณสมบัติในด้านต่างๆ ของวงจรแล้วพบว่า การทำงานในการส่งผ่านสัญญาณทางไฟฟ้าของวงจรทั้งสองโครงสร้างสามารถทำงานได้เหมือนกัน โดยมีคุณสมบัติทางไฟฟ้าทางไฟตรงและไฟสลับที่แตกต่างกันในแต่ละด้าน คือ

1. ค่าแรงดันสถานะสูงและแรงดันสถานะต่ำของวงจรทั้งสองโครงสร้างเพื่อตอบสนองการใช้งานวงจรทางตรรกไม่แตกต่างกันมากนัก โดยภาพรวมแล้วมีสมรรถนะเทียบเท่ากันทุกประการ ซึ่งยังรวมทั้งการใช้กระแสของวงจร (I_{CC}) พบว่า มีลักษณะเดียวกันทุกประการ

2. จากข้อมูลเบื้องต้นทางด้านไฟตรงถ้ากระแสขาเข้าวงจร I_{in} ซึ่งเข้ามายังขั้วเกทของส่วนควบคุมวงจร จะพบว่าทรานซิสเตอร์โครงสร้างแบบ CMOIS ที่มีช่องทางเดินกระแสรูปวีมีค่าสูงมากกว่าทรานซิสเตอร์โครงสร้างเดียวกันที่มีช่องทางเดินกระแสที่ผิวแบบธรรมดา ซึ่งเป็นผลเนื่องจากกระบวนการผลิตร่องวีของทรานซิสเตอร์ จำเป็นต้องสกัดด้วยสารละลาย KOH ซึ่งเป็นกระบวนการที่มากกว่าการสร้างทรานซิสเตอร์ที่มีช่องทางเดินกระแสที่ผิว จึงเป็นส่วนประกอบให้เกิดประจุพาหะที่ไม่ต้องการที่ผิวรอยต่อระหว่าง เนื้อสารซิลิกอนและซิลิกอนไดออกไซด์ในปริมาณที่สูงกว่า เป็นสาเหตุของกระแสที่มากกว่าธรรมดา ซึ่งถือว่าเป็นจุดที่ควรได้รับการปรับปรุง แต่อย่างไรก็ตามค่ากระแสรั่วดังกล่าวยังมีค่าเทียบเท่ากับวงจรรวมที่จำหน่ายอยู่ในปัจจุบัน ซึ่งสามารถปรับปรุงและแก้ไขได้โดยการสกัดผลึกซิลิกอนเพื่อสร้างร่องวีด้วยกระบวนการอื่นๆ ที่คาดว่าควรมีความเหมาะสมกว่า กล่าวคือ ไม่ควรใช้สารที่ก่อให้เกิดประจุที่ผิวรอยต่อซิลิกอนกับซิลิกอนไดออกไซด์มากเกินไป

3. ค่ากระแสรั่วที่เข้ามายังวงจรที่จุดแรงดันขาเข้าของวงจรทั้งสองกรณีคือ กรณีที่สวิทช์ควบคุมการส่งผ่านสัญญาณปิดและเปิดวงจร (I_{OFF} และ I_{ON}) พบว่าค่ากระแสรั่วดังกล่าวมีค่าน้อยกว่าค่ากระแสรั่วที่ไหลเข้ามายังขั้วเกทซึ่งเป็นส่วนควบคุมสวิทช์ของวงจรมาก และทรานซิสเตอร์ที่มีโครงสร้างช่องทางเดินกระแสรูปวี มีแนวโน้มค่าของ I_{OFF} และ I_{ON} สูงกว่าทรานซิสเตอร์ที่มีช่องทางเดินกระแสแบบธรรมดา ซึ่งค่ากระแสรั่วไหลนี้เกิดจากความสมบูรณ์ของรอยต่อสารกึ่งตัวนำชนิดเอ็นหรือชนิดพีกับส่วนฐานรองที่สร้างจากสารกึ่งตัวนำซิลิกอนชนิดเอ็นที่ได้รับการเติมอะตอมทองคำในปริมาณที่เหมาะสม และเนื่องจากค่าแรงดันที่ใช้ในการทดสอบวงจรยังไม่เกิดค่าแรงดันพังทลายไปข้างหน้า (Forward Breakdown) ของทรานซิสเตอร์ที่ประกอบเป็นวงจร ดังนั้นค่ากระแสรั่วไหลที่มากกว่าควรเกิดจากบริเวณขอบของรอยต่อของขั้วเดรนของทรานซิสเตอร์ ณ บริเวณชิดกับช่องทางเดินกระแสมากที่สุด เนื่องจากบริเวณดังกล่าวคาดว่ามีประจุที่ผิวฝังตัวอยู่

4. ประสิทธิภาพการตอบสนองต่อสัญญาณไฟสลับของวงจรทุกกรณี (t_{phl}, t_{plh}, t_{pzh}, t_{pzl}, t_{plz} และ t_{phz}) พบว่าในกรณีนี้ทรานซิสเตอร์โครงสร้างช่องทางเดินกระแสรูปวีมีประสิทธิภาพสูงกว่าทรานซิสเตอร์ที่มีช่องทางเดินกระแสที่ผิวแบบธรรมดา ซึ่งเป็นจุดเด่นของทรานซิสเตอร์โครงสร้างนี้ และการตอบสนองช่วงความถี่ที่สามารถใช้งานได้จะเห็นว่า โดยเฉลี่ยแล้วทรานซิสเตอร์โครงสร้างแบบร่องวีจะสามารถตอบสนองได้สูงกว่าประมาณร้อยละ 20

ดังนั้นพอกล่าวโดยสรุปได้ว่าทรานซิสเตอร์โครงสร้างแบบ CMOS ที่มีช่องทางเดินกระแสแบบรูปวีมีความเหมาะสมที่จะพัฒนาเป็นวงจรรวมเพื่อการส่งผ่านสัญญาณได้ดีกว่าทรานซิสเตอร์โครงสร้างแบบ CMOS ที่มีช่องทางเดินกระแสแบบที่ผิวธรรมดา เนื่องจากสามารถตอบสนองความถี่ได้สูงกว่า แต่มีข้อด้อยของวงจรคือ วงจรจะใช้กำลังไฟฟ้าสูงกว่าเล็กน้อย

เอกสารอ้างอิง

HVWM1 DQG(VKUDJ KIDQ - ***O2 KO EKRNQH%/ 1 5 8. 5+&GUK Po*** 1st GLVLRQ
$ GGLVRQ: HVOH\

$ OOHQ3 (DQG+ ROEHU ' 5 ***O%/ 1 5 #PCNQI %KTEWKV&GUK Po*** Holt LQHKDUW
DQG: LQVWRQ

3. Brown A., 1991, "*VLSI Circuit and System in Silicon*" McGraw Hill

4. ศุภกัลย์ วัฒนการุณ, จิรวัฒน์ ปานกลาง, วิสุทธิ์ รัฐิติรุ่งเรือง และธีรพร มลทวีทรัพย์ไพศาล ฉบับที่ 1 ปี 2541 "*การออกแบบและการสร้างทรานซิสเตอร์โครงสร้างแบบ CMOIS ที่มีช่องทางเดินกระแสรูปวี*" วารสารการวิจัยมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี